



10/518828 3.06.03

REC'D 29 JUL 2003

WIPO PCT

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION**COPIE OFFICIELLE**

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 20 MARS 2003

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

**PRIORITY
DOCUMENT**

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS cedex 08
Téléphone : 33 (0)1 53 04 53 04
Télécopie : 33 (0)1 53 04 45 23
www.inpi.fr

BEST AVAILABLE COPY



26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

BREVET D'INVENTION CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



N° 11354*01

REQUÊTE EN DÉLIVRANCE 1/2

Cet Imprimé est à remplir lisiblement à l'encre noire

DB 540 W / 260899

REMISE DES PIÈCES DATE 28 JUIN 2002 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0208132 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI 28 JUIN 2002		Reservé à l'INPI		NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE Monsieur Philippe GATEPIN Société Civile S.P.I.D. 156 Bd Haussmann 75008 PARIS	
Vos références pour ce dossier (facultatif) PHFR020069					
Confirmation d'un dépôt par télécopie <input type="checkbox"/> N° attribué par l'INPI à la télécopie					
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes			
Demande de brevet		<input checked="" type="checkbox"/>			
Demande de certificat d'utilité		<input type="checkbox"/>			
Demande divisionnaire		<input type="checkbox"/>			
Demande de brevet initiale		N°		Date	
ou demande de certificat d'utilité initiale		N°		Date	
Transformation d'une demande de brevet européen		<input type="checkbox"/>		Date	
Demande de brevet initiale		N°		Date	
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) Procédé et circuit d'extraction de signaux de synchronisation dans un signal vidéo.					
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation Date N° Pays ou organisation Date N° Pays ou organisation Date N° <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»			
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»			
Nom ou dénomination sociale		KONINKLIJKE PHILIPS ELECTRONICS N.V.			
Prénoms					
Forme juridique		Société de droit Neerlandais			
N° SIREN					
Code APE-NAF					
Adresse		Groenenwoudseweg 1			
Rue					
Code postal et ville		5621 BA EINDHOVEN			
Pays		PAYS-BAS			
Nationalité		Néerlandaise			
N° de téléphone (facultatif)					
N° de télécopie (facultatif)					
Adresse électronique (facultatif)					

**BREVET D'INVENTION
CERTIFICAT D'UTILITÉ**

REQUÊTE EN DÉLIVRANCE 2/2

REMISE DES PIÈCES DATE LIEU 28 JUIN 2002 75 INPI PARIS N° D'ENREGISTREMENT NATIONAL ATTRIBUÉ PAR L'INPI 0208132		Réservé à l'INPI	
Vos références pour ce dossier : <i>(facultatif)</i>		PHFR020069	
6 MANDATAIRE			
Nom			
Prénom			
Cabinet ou Société		S.P.I.D.	
N° de pouvoir permanent et/ou de lien contractuel		07036 - Délégation de pouvoir 10473	
Adresse	Rue	156 Bd Haussmann	
	Code postal et ville	75008	PARIS
N° de téléphone <i>(facultatif)</i>		01 40 76 80 30	
N° de télécopie <i>(facultatif)</i>			
Adresse électronique <i>(facultatif)</i>			
7 INVENTEUR (S)			
Les inventeurs sont les demandeurs		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée	
8 RAPPORT DE RECHERCHE		Uniquement pour une demande de brevet (y compris division et transformation)	
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> <input type="checkbox"/>	
Paiement échelonné de la redevance		Paiement en trois versements, uniquement pour les personnes physiques <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non	
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention <i>(joindre un avis de non-imposition)</i> <input type="checkbox"/> Requête antérieurement à ce dépôt <i>(joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence):</i>	
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes			
10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire) Philippe GATEPIN Mandataire SPID 422-5/S008 Paris le 28.06.2002		VISA DE LA PRÉFECTURE OU DE L'INPI P. BERNOUIS	

DOMAINE DE L'INVENTION

L'invention concerne un procédé d'extraction pour extraire des signaux de synchronisation dans un signal d'entrée vidéo, ledit signal d'entrée vidéo comprenant des impulsions de synchronisation horizontale au début des lignes vidéo et des impulsions de synchronisation verticale au début des trames vidéo.

L'invention a de nombreuses applications dans des circuits intégrés pour extraire des signaux de synchronisation vidéo en vue de les utiliser pour numériser un signal vidéo à afficher sur un écran de type LCD.

ARRIERE PLAN TECHNOLOGIQUE DE L'INVENTION

La visualisation du contenu d'un signal vidéo sur un écran digital de type LCD nécessite de numériser ce signal vidéo à une fréquence donnée par un signal d'horloge principal pour obtenir un ensemble de signaux élémentaires numériques. Ces signaux élémentaires numériques sont appliqués aux éléments d'image (de l'anglais « picture element » ou « pixel ») constituant l'écran LCD pour reproduire le contenu visuel du signal vidéo.

Le signal d'horloge principal nécessaire à une telle conversion est habituellement généré par une boucle à verrouillage de phase (en anglais « Phase Locked Loop » ou encore PLL) recevant en entrée un premier signal d'horloge ayant pour fréquence la fréquence ligne du signal vidéo à numériser, ainsi qu'un deuxième signal d'horloge ayant pour fréquence la fréquence trame du signal vidéo à numériser. Le premier signal d'horloge permet de définir la fréquence signal d'horloge principal, la fréquence de ce dernier étant un multiple de la fréquence du premier signal d'horloge. Le deuxième signal d'horloge a pour but d'agir sur le fonctionnement de la PLL entre deux trames vidéo, notamment de faire fonctionner la PLL en boucle ouverte pendant l'impulsion de synchronisation verticale.

D'une part, il est nécessaire de disposer dudit premier signal d'horloge à fréquence ligne, ce signal étant aussi appelé signal de synchronisation horizontale (Hsync), et d'autre part dudit deuxième signal d'horloge à fréquence trame, ce signal étant aussi appelé signal de synchronisation verticale (Vsync).

En plus du contenu vidéo et quelque soit son format de codage, le signal vidéo contient des informations de synchronisation. En particulier, il contient des impulsions de synchronisation horizontale marquant le début de chaque ligne vidéo, et des impulsions de synchronisation verticale marquant le début de chaque trame vidéo qu'il convient d'extraire séparément pour générer les signaux de synchronisation horizontale et de synchronisation verticale.

Pour extraire ces signaux de synchronisation du signal vidéo, il est connu un procédé implémenté dans le circuit de chez Analog Devices portant la référence AD9888.

Ce procédé met en œuvre un compteur qui est décrémenté lorsque le niveau du signal vidéo est dans un premier état logique (par exemple l'état logique « bas » correspondant aux impulsions de synchronisation), et qui est incrémenté lorsque le niveau du signal vidéo est

dans un deuxième état logique (par exemple l'état logique « haut »). Si le compteur décrémente pendant une durée supérieure à une durée de référence dont la valeur est directement liée à la durée des impulsions de synchronisation propre au format de codage du signal vidéo, cela indique la présence d'une impulsion de synchronisation.

5

Le procédé connu de l'état de la technique pour extraire les signaux de synchronisation dans un signal vidéo présente un certain nombre de limitations.

10

La valeur de ladite durée de référence doit être modifiée à chaque fois que le format de codage du signal vidéo change.

Ce procédé implique d'identifier le format de codage du signal vidéo, ce qui, compte tenu de la multitude des formats de codage existant, rend ce procédé compliqué à mettre en œuvre. Ce procédé d'extraction de signaux de synchronisation n'est donc pas universelle puisqu'il nécessite un nouveau paramétrage pour chaque format connu du signal vidéo.

15

D'autre part, compte tenu que d'un format de codage à l'autre la durée des impulsions de synchronisation varie dans de large proportions, le dimensionnement du compteur est rendu difficile.

20

Enfin, dans le cas où le format de codage du signal vidéo ne peut pas être reconnu, par exemple en présence d'un codage propriétaire, ce procédé ne peut pas être mis en œuvre car il est impossible de définir ladite durée de référence.

RESUME DE L'INVENTION

L'invention a pour but d'extraire des signaux de synchronisation dans un signal d'entrée vidéo de façon automatique et indépendamment de son format de codage.

25

Pour cela, le procédé selon l'invention est remarquable en ce qu'il comprend :

- une première étape de calcul pour calculer la durée des lignes vidéo dans ledit signal d'entrée vidéo,
 - une deuxième étape de forçage pour forcer ledit signal d'entrée vidéo à un niveau de
- sortie, ledit niveau de sortie correspondant au niveau pris par ledit signal d'entrée vidéo après les impulsions de synchronisation horizontale, ledit signal d'entrée étant forcé entre la fin de chaque impulsion de synchronisation horizontale et un instant exprimé par un premier pourcentage de ladite durée de ligne, pour générer un signal de synchronisation horizontale.

30

35

La difficulté d'extraction des signaux de synchronisation est liée au fait que le signal d'entrée vidéo comprend non seulement des signaux de synchronisation horizontale et verticale, mais aussi des impulsions "parasites" qu'il convient d'éliminer. Les impulsions parasites correspondent notamment à des impulsions Macrovision pour protéger le contenu vidéo, ou à

des impulsions dites "d'equalisation" qui sont insérées en mode entrelacé de part et d'autre des impulsions de synchronisation verticale.

Ce procédé repose sur le fait que les impulsions parasites, pour les formats de codage vidéo connus à ce jour, sont toujours situées sur un intervalle de temps Δt compris entre la fin de l'impulsion de synchronisation horizontale et un instant exprimé par un pourcentage de la durée de la ligne vidéo. Ainsi, forcer le niveau du signal d'entrée vidéo pendant ledit intervalle de temps permet de générer un signal de synchronisation dans lequel seules les impulsions de synchronisation horizontale sont présentes, les impulsions parasites ayant été supprimées.

Ce procédé est robuste à un éventuel changement de largeur des impulsions de synchronisation horizontale dans le signal vidéo. De même ce procédé est robuste à une variation de la fréquence ligne du signal d'entrée vidéo (c'est à dire de la durée des lignes vidéo) puisque l'intervalle de temps pendant lequel a lieu le forçage est défini par une valeur finale exprimée par un pourcentage de la durée de la ligne et non pas par une valeur fixe.

Ce procédé permet donc d'extraire dans un signal vidéo, les signaux de synchronisation horizontale (Hsync) indiquant le début de chaque ligne vidéo, notamment pour les formats de codage UXGA ayant une résolution de 1600*1200 éléments d'image, les formats de codage progressif et entrelacés, les formats de codage à trois niveaux ("tri-levels" en anglais).

Le procédé selon l'invention est aussi remarquable en ce qu'il comprend une étape préalable à la première étape de calcul pour inverser le niveau logique dudit signal d'entrée vidéo, ladite étape préalable comprenant :

- une première sous-étape de mesure pour mesurer, entre deux fronts positifs consécutifs pris parmi un ensemble de fronts positifs du signal d'entrée vidéo, la durée du niveau bas et de la durée du niveau haut dans ledit signal d'entrée vidéo,
- une deuxième sous-étape d'inversion pour inverser le niveau logique dudit signal d'entrée vidéo si le rapport entre ladite durée du niveau bas et ladite durée du niveau haut est supérieur à 1 sur un ensemble consécutif de mesures effectuées par ladite première sous-étape.

Ce procédé permet une détection automatique de la polarité des impulsions de synchronisation. En effet, la plupart des formats de codage vidéo prévoient que les impulsions de synchronisation soient au niveau bas (polarité négative). Dans le cas où les formats de codage vidéo prévoient que les impulsions de synchronisation soient au niveau haut (polarité positive), il est préférable d'inverser la polarité des impulsions de synchronisation pour retrouver une polarité habituellement utilisée.

Le procédé selon l'invention est aussi remarquable en ce que la première étape de calcul pour calculer la durée des lignes vidéo comprend :

- une troisième sous-étape de mesure pour mesurer, parmi un ensemble de fronts positifs dudit signal d'entrée vidéo, les durées entre des fronts positifs consécutifs pris deux à deux,
- une quatrième sous-étape de calcul pour extraire la valeur maximum parmi les durées mesurées par ladite troisième sous-étape, ladite valeur maximum correspondant à ladite durée des lignes vidéo.

Le calcul de la durée des lignes vidéo s'appuie sur de nombreuses mesures effectuées par la troisième sous-étape de mesure. La quatrième sous-étape de calcul permet de ne pas prendre en considération les fronts relatifs aux impulsions parasites et aux impulsions de synchronisation horizontale entre la fin d'une trame vidéo et le début de la trame vidéo suivante. Ce procédé permet donc de générer une valeur fiable de durée de ligne.

Le procédé selon l'invention est aussi remarquable en ce que la première étape de calcul pour calculer la durée des lignes vidéo est activable périodiquement pour réactualiser la valeur de la durée des lignes vidéo.

Cette caractéristique permet d'adapter de façon automatique le procédé d'extraction des impulsions de synchronisation lors d'un éventuel changement de format du signal d'entrée vidéo.

Le procédé selon l'invention est aussi remarquable en ce qu'il comprend une étape de génération d'un signal binaire reflétant que sur une première plage définie par un deuxième et un troisième pourcentages de ladite durée de ligne, ou que sur une deuxième plage définie par ledit troisième et un quatrième pourcentages de ladite durée de ligne, le niveau du signal d'entrée vidéo est constant et identique au niveau des impulsions de synchronisation horizontale, ledit signal binaire constituant le signal de synchronisation verticale.

Entre deux trames vidéo, c'est à dire lors de la génération d'une impulsion de synchronisation verticale, la polarité de la synchronisation horizontale est inversée dans le signal vidéo. L'extraction des impulsions de synchronisation verticale (Vsync) repose sur le fait que si le niveau d'une certaine plage temporelle d'une ligne vidéo est constant et identique au niveau des impulsions de synchronisation horizontale, c'est à dire s'il est à un niveau bas pendant sur cette plage temporelle, cela caractérise la présence d'une impulsion de synchronisation verticale.

Ce procédé d'extraction des impulsions de synchronisation verticale permet de s'adapter aux différents formats de codage vidéo connus à ce jour.

L'invention concerne aussi un circuit intégré comprenant des moyens de type matériels et/ou de type logiciels pour implémenter les étapes et les sous-étapes du procédé selon l'invention décrit ci-dessus.

5 Ce circuit intégré permet donc d'extraire et de générer des signaux de synchronisation horizontale et verticale à partir d'un signal d'entrée vidéo. Un tel circuit intégré est avantageusement utilisé pour générer les signaux de synchronisation horizontale et verticale à une PLL telle que décrite précédemment, une telle PLL permettant de générer un signal d'horloge principal de sortie destiné à cadencer un ou plusieurs convertisseur analogique-
10 numérique vidéo.

BREVE DESCRIPTIONS DES DESSINS

Ces aspects de l'invention ainsi que d'autres aspects plus détaillés apparaîtront plus clairement grâce à la description suivante, faite en regard des dessins ci-annexés, le tout donné
15 à titre d'exemple non limitatif, dans lesquels :

La figure 1 décrit le bloc diagramme des différentes étapes du procédé selon l'invention,

La figure 2 représente les chronogrammes d'un signal d'entrée vidéo en mode progressif et les signaux de synchronisation qui en sont extraits par le procédé selon l'invention,

20 La figure 3 représente les chronogrammes d'un signal d'entrée vidéo en mode entrelacé et les signaux de synchronisation qui en sont extraits par le procédé selon l'invention,

La figure 4 illustre un mode d'implémentation du procédé selon l'invention.

DESCRIPTION DE MODES DE REALISATION DE L'INVENTION

25 La figure 1 décrit le bloc diagramme des différentes étapes du procédé selon l'invention permettant d'extraire les impulsions de synchronisation horizontale et verticale d'un signal d'entrée vidéo.

Pour supprimer les composantes alternatives du signal d'entrée vidéo, le procédé comprend une étape de traitement 101 permettant de couper toute information de niveau supérieur au niveau de noir ("blanking level" en anglais). Le signal d'entrée vidéo ainsi modifié
30 correspond à un signal de synchronisation composite (dénommé Csync) ne contenant plus que des impulsions de synchronisation. Cette étape 101 n'est appliquée que si le signal d'entrée vidéo ne correspond pas à un signal de synchronisation composite.

35 Dans le cas d'un signal d'entrée au format RGB, les informations de synchronisation sont habituellement contenues dans la composante G (formant le signal dénommé en anglais "Synchronisation on Green", ou SOG), tandis dans le cas d'un signal d'entrée au format YCrCb, les informations de synchronisation sont contenues dans la composante de luminance Y. Seules les composantes du signal d'entrée contenant les informations de synchronisation sont

analysées par le procédé selon l'invention pour en extraire les impulsions de synchronisation horizontale et verticale.

Le procédé comprend également une étape préalable 102 pour inverser le niveau logique dudit signal d'entrée vidéo, c'est à dire pour inverser le niveau logique dudit signal de synchronisation composite Csync.

Pour cela, cette étape préalable 102 comprend une première sous-étape de mesure 103 pour mesurer, entre deux fronts positifs consécutifs pris parmi un ensemble de fronts positifs du signal Csync, la durée du niveau bas et de la durée du niveau haut dans ledit signal d'entrée vidéo. Cette première sous-étape 103 est avantageusement faite sur un ensemble de 64 fronts positifs consécutifs, c'est à dire sur une durée totale suffisamment longue pour ne pas prendre en considération que des fronts positifs définissant des impulsions parasites ou des impulsions de synchronisation horizontale insérées entre deux trames vidéo, mais pour être certain de prendre en considération des fronts positifs définissant des impulsions de synchronisation horizontale dans une trame vidéo. Ladite étape préalable comprend aussi une deuxième sous-étape d'inversion 104 pour inverser le niveau logique dudit signal d'entrée vidéo si le rapport entre ladite durée du niveau bas et ladite durée du niveau haut est supérieur à 1 sur cet ensemble consécutif de 64 mesures effectuées par ladite première sous-étape. Ainsi, si la polarité des impulsions de synchronisation est détectée comme étant positive, le signal Csync subit une inversion de niveau logique par la deuxième sous-étape 104 de façon à avoir une polarité des impulsions de synchronisation négative.

Le procédé comprend une première étape de calcul 105 pour calculer la durée des lignes vidéo dans ledit signal d'entrée vidéo. Ce calcul est effectué sur le signal de synchronisation composite Csync, ce dernier ayant subi une éventuelle inversion de polarité par la sous-étape 104. Cette première étape de calcul 105 comprend une troisième sous-étape de mesure 106 pour mesurer, parmi un ensemble de fronts positifs dudit signal d'entrée vidéo, les durées entre des fronts positifs consécutifs pris deux à deux. De façon avantageuse, cette étape effectue une série de 1024 mesures devant chacune remplir des conditions particulières. En effet, pour être considérée comme une mesure définissant cet ensemble de 1024 valeurs, une mesure de rang N ne doit pas différer de la mesure précédente de rang N-1 de $\pm P\%$, et la mesure de rang N-1 ne doit pas différer de la mesure précédente de rang N-2 de $\pm P\%$, et la mesure de rang N-2 ne doit pas différer de la mesure précédente de rang N-3 de $\pm P\%$, P étant une valeur entière. Dans le cas où une mesure de rang N diffère de la mesure précédente de rang N-1 de plus de $\pm P\%$, cette mesure de rang N n'est pas prise en compte, de même que les trois mesures suivantes. Cette première étape de calcul 105 comprend aussi une quatrième sous-étape de calcul pour extraire la valeur maximum parmi l'ensemble des 1024 durées mesurées par ladite troisième sous-étape, ladite valeur maximum correspondant à ladite durée des lignes vidéo. La durée des lignes vidéo est activable périodiquement pour réactualiser la valeur de la durée des lignes vidéo.

Le procédé comprend une deuxième étape de forçage 108 pour forcer le signal Csync à un niveau de sortie correspondant au niveau pris par ledit signal Csync après les impulsions de synchronisation horizontale, ledit signal étant forcé sur une plage temporelle $\Delta 1$ définie par la fin de chaque impulsion de synchronisation horizontale et un instant exprimé par un premier pourcentage X1 de ladite durée de ligne, pour générer le signal de synchronisation horizontale Hsync.

Le procédé comprend une étape de génération 109 d'un signal binaire reflétant que sur une première plage définie par un deuxième et un troisième pourcentages de ladite durée de ligne, ou que sur une deuxième plage définie par un quatrième et un cinquième pourcentages de ladite durée de ligne, le niveau du signal d'entrée vidéo est constant et identique au niveau des impulsions de synchronisation horizontale, ledit signal binaire constituant le signal de synchronisation verticale. L'analyse des niveaux des première et deuxième plages temporelles permet de détecter et d'extraire des impulsions de synchronisation verticale à la fois dans des signaux vidéo en mode progressif (c'est à dire non-entrelacé) et en mode entrelacé, avec des largeurs d'impulsions de synchronisation horizontale ayant une largeur jusqu'à 20% de la durée de la ligne vidéo.

La figure 2 représente les chronogrammes d'un signal d'entrée vidéo Csync en mode progressif et les signaux de synchronisation Hsync et Vsync qui en sont extraits par le procédé selon l'invention.

Le signal d'entrée vidéo Csync est un signal de synchronisation composite issu de l'étape de traitement 101 permettant de couper toute information de niveau supérieur au niveau de noir. Il s'agit d'un signal vidéo en mode progressif dont la polarité des impulsions de synchronisation est négative.

Le début de chaque ligne vidéo est repérée par un triangle grisé. Chaque ligne du signal vidéo Csync comprend des impulsions de synchronisation horizontale, notamment les impulsions P1-P2-P3 qui doivent être extraites pour générer le signal de synchronisation Hsync. Toutes les impulsions parasites sont éliminées, comme c'est le cas de l'impulsion P4 qui correspond par exemple à une impulsion de type Macrovision. L'étape de forçage est appliquée sur chaque ligne vidéo. Lorsque aucune impulsion parasite n'est présente sur les plages temporelles $\Delta 1$ des différentes lignes vidéo, le signal de synchronisation Hsync est la recopie du signal Csync. L'étape de forçage joue pleinement son rôle pour l'élimination de l'impulsion P4. En effet, sur la plage $\Delta 1$ délimitée par la fin de l'impulsion P3 (c'est à dire sur son front montant) et l'instant X1 défini par un pourcentage de la durée de ligne Δ , le signal généré Hsync est tel que son niveau reste égal au niveau logique N1 du signal Csync après le front montant de l'impulsion P3.

L'analyse du niveau du signal Csync entre les instants X3 et X4 (chacun exprimé par un pourcentage de la durée de ligne Δ) permet de détecter le début de l'impulsion de

synchronisation verticale. En effet, le niveau entre les instants X3 et X4 est constant et est identique au niveau des impulsions de synchronisation horizontale. Le signal de synchronisation Vsync change donc de niveau à l'instant X3, par convention il passe à l'état logique bas. Le signal Vsync reste dans le même état logique d'une durée de ligne à une autre tant que le niveau entre les instants X3 et X4 est constant et est identique au niveau des impulsions de synchronisation horizontale. La fin de l'impulsion verticale est détectée par le fait que le niveau entre les instants X3 et X4 n'est plus constant ou plus identique au niveau des impulsions de synchronisation horizontale. Dans ce cas, le signal de synchronisation Vsync change donc de niveau à l'instant X5, par convention il repasse à l'état logique haut.

La figure 3 représente les chronogrammes d'un signal d'entrée vidéo Csync en mode entrelacé et les signaux de synchronisation Hsync et Vsync qui en sont extraits par le procédé selon l'invention.

Le signal d'entrée vidéo Csync est un signal de synchronisation composite issu de l'étape de traitement 101 permettant de couper toute information de niveau supérieur au niveau de noir. Il s'agit d'un signal vidéo en mode entrelacé dont la polarité des impulsions de synchronisation est négative.

Le début de chaque ligne vidéo est repérée par un triangle grisé. Chaque ligne du signal vidéo Csync comprend des impulsions de synchronisation horizontale, notamment les impulsions P1-P2 qui doivent être extraites pour générer le signal de synchronisation Hsync. Toutes les impulsions parasites sont éliminées, comme c'est le cas de l'impulsion P3 qui correspond à une impulsion "d'equalisation" (ayant pour largeur la moitié de celle de l'impulsion de synchronisation verticale). L'étape de forçage est appliquée sur chaque ligne vidéo. Lorsque aucune impulsion parasite n'est présente sur les plages temporelles $\Delta 1$ des différentes lignes vidéo, l'étape de forçage revient à recopier le signal Csync pour définir le signal de synchronisation Hsync. L'étape de forçage joue pleinement son rôle pour l'élimination de l'impulsion P3. En effet, sur la plage $\Delta 1$ délimitée par la fin de l'impulsion P3 (c'est à dire sur son front montant) et l'instant X1 défini par un pourcentage de la durée de ligne Δ , le signal généré Hsync est tel que son niveau reste égal au niveau logique N2 du signal Csync après le front montant de l'impulsion P3.

L'analyse du niveau du signal Csync entre les instants X2 et X3 (chacun exprimé par un pourcentage de la durée de ligne Δ) permet de détecter le début de l'impulsion de synchronisation verticale. En effet, le niveau entre les instants X2 et X3 est constant et est identique au niveau des impulsions de synchronisation horizontale. Le signal de synchronisation Vsync change donc de niveau à l'instant X3, par convention il passe à l'état logique bas. Le signal Vsync reste dans le même état logique d'une durée de ligne à une autre tant que le niveau entre les instants X2 et X3 est constant et est identique au niveau des impulsions de synchronisation horizontale. La fin de l'impulsion verticale est détectée par le fait que le niveau

entre les instants X2 et X3 n'est plus constant ou plus identique au niveau des impulsions de synchronisation horizontale. Dans ce cas, le signal de synchronisation Vsync change donc de niveau à l'instant X5, par convention il repasse à l'état logique haut.

5 La figure 4 illustre un mode d'implémentation du procédé selon l'invention pour extraire les impulsions de synchronisation horizontale et verticale d'un signal d'entrée vidéo Vin. Ce mode d'implémentation est en particulier destiné à prendre place dans un circuit intégré.

Il comprend un trigger 300 pour supprimer toute partie de signal supérieure au niveau de noir et ainsi extraire les composantes alternatives du signal vidéo Vin, et générer le signal de synchronisation composite Csync. Dans la mesure où un signal Csync est déjà disponible, le
10 trigger n'est pas utilisé et les signaux de synchronisation sont directement extraits à partir de ce signal de synchronisation composite.

Une porte logique 301 de type OU exclusif (XOR) reçoit le signal Csync et un signal de commande 301a. Suivant le niveau du signal de commande 301a, cette porte logique permet
15 d'inverser le niveau logique du signal Csync de façon à générer un signal de synchronisation composite 302. Ainsi, si le niveau logique du signal 301a est au niveau haut, le signal 302 résulte de l'inversion de la polarité des impulsions de synchronisation du signal Csync, tandis que si le niveau logique du signal 301a est au niveau bas, le signal 302 est identique au signal Csync. Le signal 302 définit donc un signal de synchronisation composite dont la polarité des
20 impulsions de synchronisation est toujours la même.

Un module de détection 303 permet de détecter la polarité des impulsions de synchronisation du signal Csync. Entre deux fronts positifs du signal Csync, sur un ensemble de fronts positifs consécutifs, si le rapport entre la durée du niveau bas et la durée du niveau haut est supérieure à 1, le module 303 génère un signal de commande 301a ayant un niveau haut.
25 Sinon, le module 303 génère un signal de commande 301a ayant un niveau bas. Ce module de détection comprend avantageusement un compteur de type up/down recevant sur son entrée d'horloge un signal d'horloge de référence généré par exemple par un quartz, et recevant sur son entrée d'indication du sens de comptage, le signal Csync. Entre deux fronts positifs consécutifs du signal Csync, à partir d'une valeur initiale, le compteur est décrémenté sur un
30 niveau haut du signal Csync, et incrémenté sur un niveau bas du signal Csync. Sur ledit ensemble de fronts positifs consécutifs, si sur le deuxième front positif, la valeur du compteur est supérieure à ladite valeur initiale, cela indique que la polarité du signal Csync doit être inversée, tandis que si sur le deuxième front positif, la valeur du compteur est inférieure à ladite valeur initiale, cela indique que la polarité du signal Csync n'a pas besoin d'être inversée.

35 Le module 305 permet de calculer la durée des lignes vidéo du signal 302. Ce module comprend un compteur recevant sur son entrée d'horloge un signal d'horloge de référence généré par exemple par un quartz. Entre deux fronts positifs du signal 302, après une remise à zéro sur le premier front positif, le compteur est incrémenté. Sur le deuxième front positif, la

valeur de ce compteur est stockée localement dans de façon à être comparée aux trois dernières mesures, selon la sous-étape 105 décrite précédemment à la figure 1.

Le module 304 permet de générer des impulsions de commandes X1-X2-X3-X4-X5 à partir du signal 302 et de l'information de durée de ligne Δ , après s'être synchronisé sur chaque impulsion de synchronisation horizontale. Le module 304 comprend un compteur remis à zéro sur chaque début d'impulsion horizontale, et recevant sur son entrée d'horloge ledit signal d'horloge utilisé par le module 305. Ce compteur est incrémenté à partir du début chaque impulsion de synchronisation horizontale, et sa valeur courante est comparée au moyen d'un comparateur à un ensemble de valeurs obtenues après division de ladite durée de ligne Δ . Lorsque ladite valeur courant est égale à une desdites valeurs obtenues après division, une impulsion X_i est générée par le module 304. Plus particulièrement, une impulsion de commande X1 est générée lorsque la valeur courante du compteur est égale à 14/16 de la valeur de durée de ligne Δ , une impulsion de commande X2 est générée lorsque la valeur courante du compteur est égale à 3/16 de la valeur de durée de ligne Δ , une impulsion de commande X3 est générée lorsque la valeur courante du compteur est égale à 4/16 de la valeur de durée de ligne Δ , une impulsion de commande X4 est générée lorsque la valeur courante du compteur est égale à 6/16 de la valeur de durée de ligne Δ , une impulsion de commande X5 est générée lorsque la valeur courante du compteur est égale à 12/16 de la valeur de durée de ligne Δ .

Une machine d'état 306 permet de générer un signal de commande 307 à partir du signal 302 et des impulsions de commande X_i . Le signal de commande 307 est tel qu'il prend un niveau haut entre la fin de l'impulsion de synchronisation horizontale de chaque ligne vidéo et l'impulsion de commande X1. Le signal de commande 307 est appliquée sur l'entrée d'horloge d'une bascule 308 recevant sur son entrée de donnée D le signal 302. Ainsi, lorsque le signal de commande 307 passe au niveau haut, le signal Hsync de la bascule 308 prend le niveau du signal 302 et le conserve tant que le signal 307 reste au niveau haut, supprimant ainsi toute impulsions parasites dans le signal 302. La bascule 308 permet donc de réaliser la fonction de forçage du niveau du signal 302.

La machine d'état 306 permet aussi de générer le signal Vsync. Pour cela, les états logiques du signal 302 entre les instants définis par les impulsions de commande X2-X3 et X3-X4 sont analysés par une circuiterie réalisant une fonction logique. En particulier, la fonction réalisée par la machine d'état peut être constituée d'un réseau de portes logiques, par exemple au moyen d'un circuit de type FPGA. La fonction réalisée par la machine d'état peut aussi être aussi implémentée par un micro-contrôleur recevant des codes d'instructions issus d'un programme d'ordinateur stocké en mémoire.

REVENDEICATIONS

1. Procédé d'extraction pour extraire des signaux de synchronisation dans un signal d'entrée vidéo, ledit signal d'entrée vidéo comprenant des impulsions de synchronisation horizontale au début des lignes vidéo et des impulsions de synchronisation verticale au début des trames vidéo, procédé **caractérisé en ce qu'il** comprend :
 - une première étape de calcul pour calculer la durée des lignes vidéo dans ledit signal d'entrée vidéo,
 - une deuxième étape de forçage pour forcer ledit signal d'entrée vidéo à un niveau de sortie, ledit niveau de sortie correspondant au niveau pris par ledit signal d'entrée vidéo après les impulsions de synchronisation horizontale, ledit signal d'entrée étant forcé entre la fin de chaque impulsion de synchronisation horizontale et un instant exprimé par un premier pourcentage de ladite durée de ligne, pour générer un signal de synchronisation horizontale.
2. Procédé selon la revendication 1 **caractérisé en ce qu'il** comprend une étape préalable à la première étape de calcul pour inverser le niveau logique dudit signal d'entrée vidéo, ladite étape préalable comprenant :
 - une première sous-étape de mesure pour mesurer, entre deux fronts positifs consécutifs pris parmi un ensemble de fronts positifs du signal d'entrée vidéo, la durée du niveau bas et de la durée du niveau haut dans ledit signal d'entrée vidéo,
 - une deuxième sous-étape d'inversion pour inverser le niveau logique dudit signal d'entrée vidéo si le rapport entre ladite durée du niveau bas et ladite durée du niveau haut est supérieur à 1 sur un ensemble consécutif de mesures effectuées par ladite première sous-étape.
3. Procédé selon la revendication 2 **caractérisé en ce que** la première étape de calcul pour calculer la durée des lignes vidéo comprend :
 - une troisième sous-étape de mesure pour mesurer, parmi un ensemble de fronts positifs dudit signal d'entrée vidéo, les durées entre des fronts positifs consécutifs pris deux à deux,
 - une quatrième sous-étape de calcul pour extraire la valeur maximum parmi les durées mesurées par ladite troisième sous-étape, ladite valeur maximum correspondant à ladite durée des lignes vidéo.
4. Procédé selon la revendication 3 **caractérisé en ce que** la première étape de calcul pour calculer la durée des lignes vidéo est activable périodiquement pour réactualiser la valeur de la durée des lignes vidéo.

5. Procédé selon la revendication 1 ou 4 **caractérisé en ce qu'il** comprend une étape de génération d'un signal binaire reflétant que sur une première plage définie par un deuxième et un troisième pourcentages de ladite durée de ligne, ou que sur une deuxième plage définie par le troisième et un quatrième pourcentages de ladite durée de ligne, le niveau du signal d'entrée vidéo est constant et identique au niveau des impulsions de synchronisation horizontale, ledit signal binaire constituant le signal de synchronisation verticale.

6. Circuit intégré pour extraire des signaux de synchronisation dans un signal d'entrée vidéo, ledit signal d'entrée vidéo comprenant des impulsions de synchronisation horizontale au début des lignes vidéo et des impulsions de synchronisation verticale au début des trames vidéo, circuit intégré **caractérisé en ce qu'il** comprend :

- des moyens de calcul pour calculer la durée des lignes vidéo dans ledit signal d'entrée vidéo,
- des moyens de forçage pour forcer ledit signal d'entrée vidéo à un niveau de sortie, ledit niveau de sortie correspondant au niveau pris par ledit signal d'entrée vidéo après les impulsions de synchronisation horizontale, ledit signal d'entrée étant forcé entre la fin de chaque impulsion de synchronisation horizontale et un instant exprimé par un premier pourcentage de ladite durée de ligne, pour générer un signal de synchronisation horizontale.

20

7. Circuit intégré selon la revendication 6 **caractérisé en ce qu'il** comprend des moyens additionnels pour inverser le niveau logique dudit signal d'entrée vidéo, lesdits moyens additionnels comprenant :

- des premiers moyens de mesure pour mesurer, entre deux fronts positifs consécutifs pris parmi un ensemble de fronts positifs du signal d'entrée vidéo, la durée du niveau bas et de la durée du niveau haut dans ledit signal d'entrée vidéo,
- des deuxièmes moyens d'inversion pour inverser le niveau logique dudit signal d'entrée vidéo si le rapport entre ladite durée du niveau bas et ladite durée du niveau haut est supérieur à 1 sur un ensemble consécutif de mesures effectuées par lesdits premiers moyens de mesure.

30

8. Circuit intégré selon la revendication 7 **caractérisé en ce que** les moyens de calcul pour calculer la durée des lignes vidéo comprennent :

- des troisièmes moyens de mesure pour mesurer, parmi un ensemble de fronts positifs dudit signal d'entrée vidéo, les durées entre des fronts positifs consécutifs pris deux à deux,
- des quatrièmes moyens de calcul pour extraire la valeur maximum parmi les durées mesurées par lesdits troisièmes moyens de mesure, ladite valeur maximum correspondant à ladite durée des lignes vidéo.

35

9. Circuit intégré selon la revendication 8 **caractérisé en ce que** les moyens de calcul pour calculer la durée des lignes vidéo sont activables périodiquement pour réactualiser la valeur de la durée des lignes vidéo.

5

10. Circuit intégré selon la revendication 6 ou 9 **caractérisé en ce qu'il** comprend des moyens de génération d'un signal binaire reflétant que sur une première plage définie par un deuxième et un troisième pourcentages de ladite durée de ligne, ou que sur une deuxième plage définie par le troisième et un quatrième pourcentages de ladite durée de ligne, le niveau du signal d'entrée vidéo est constant et identique au niveau des impulsions de synchronisation horizontale, ledit signal binaire constituant le signal de synchronisation verticale.

10

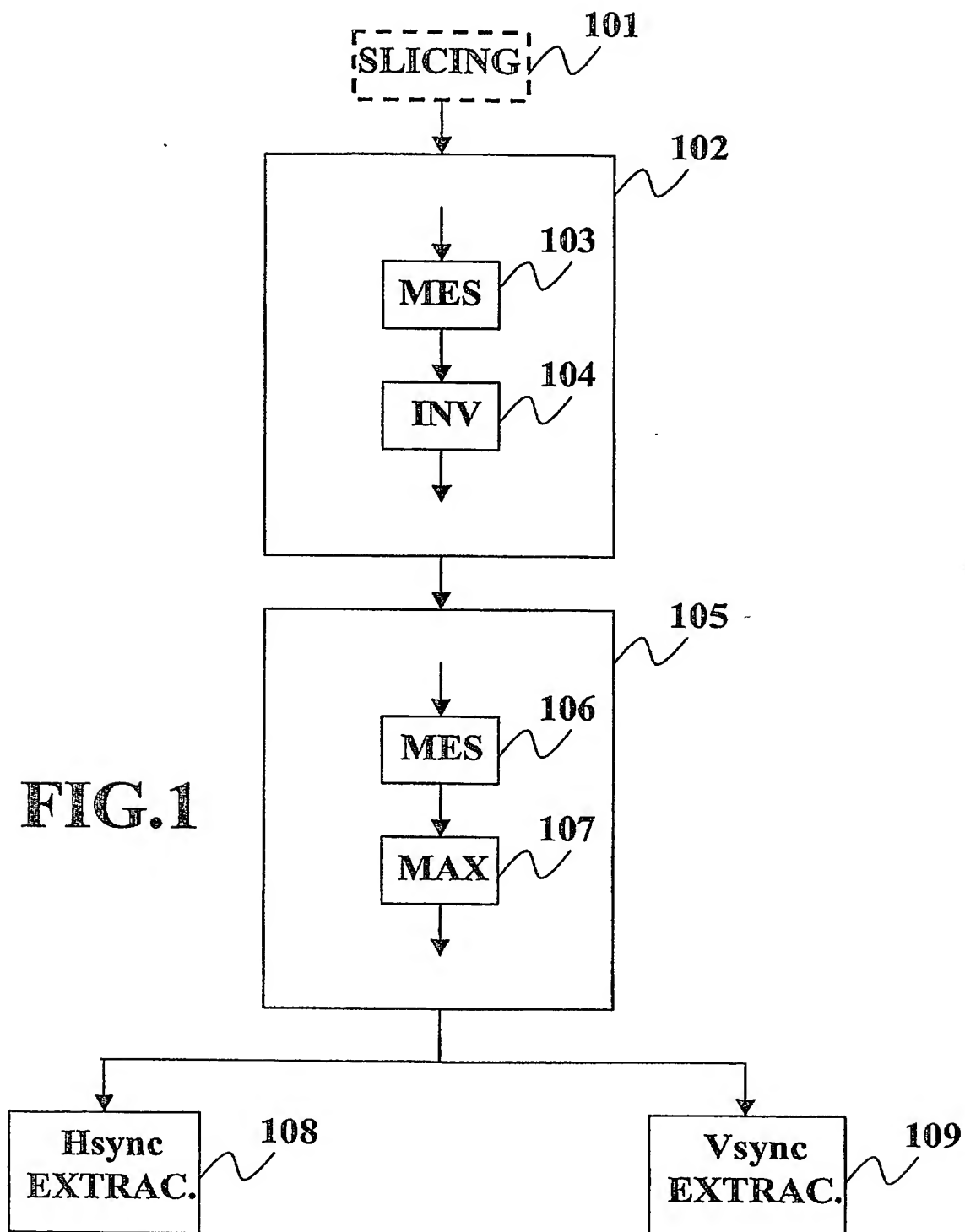


FIG.2

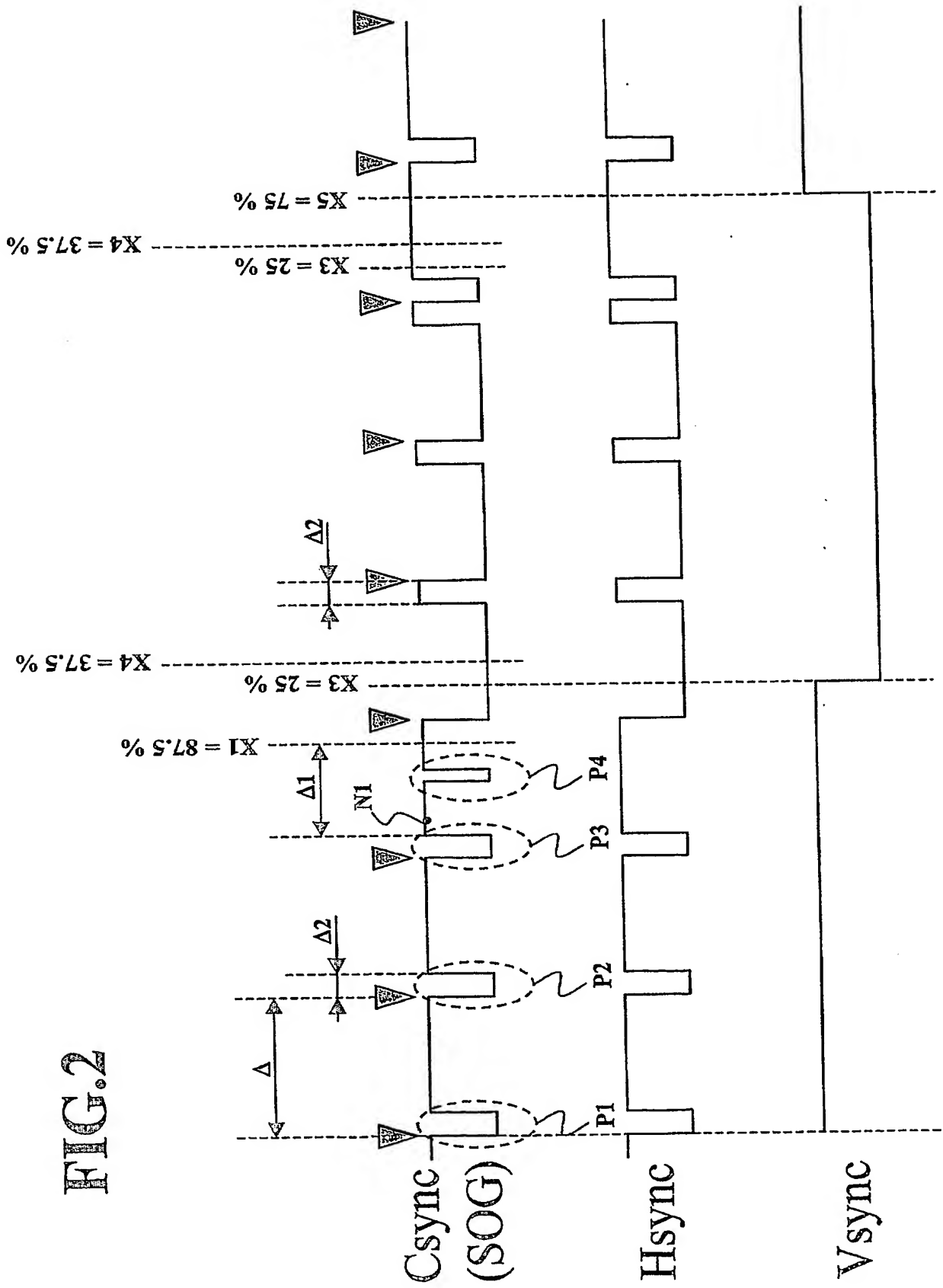
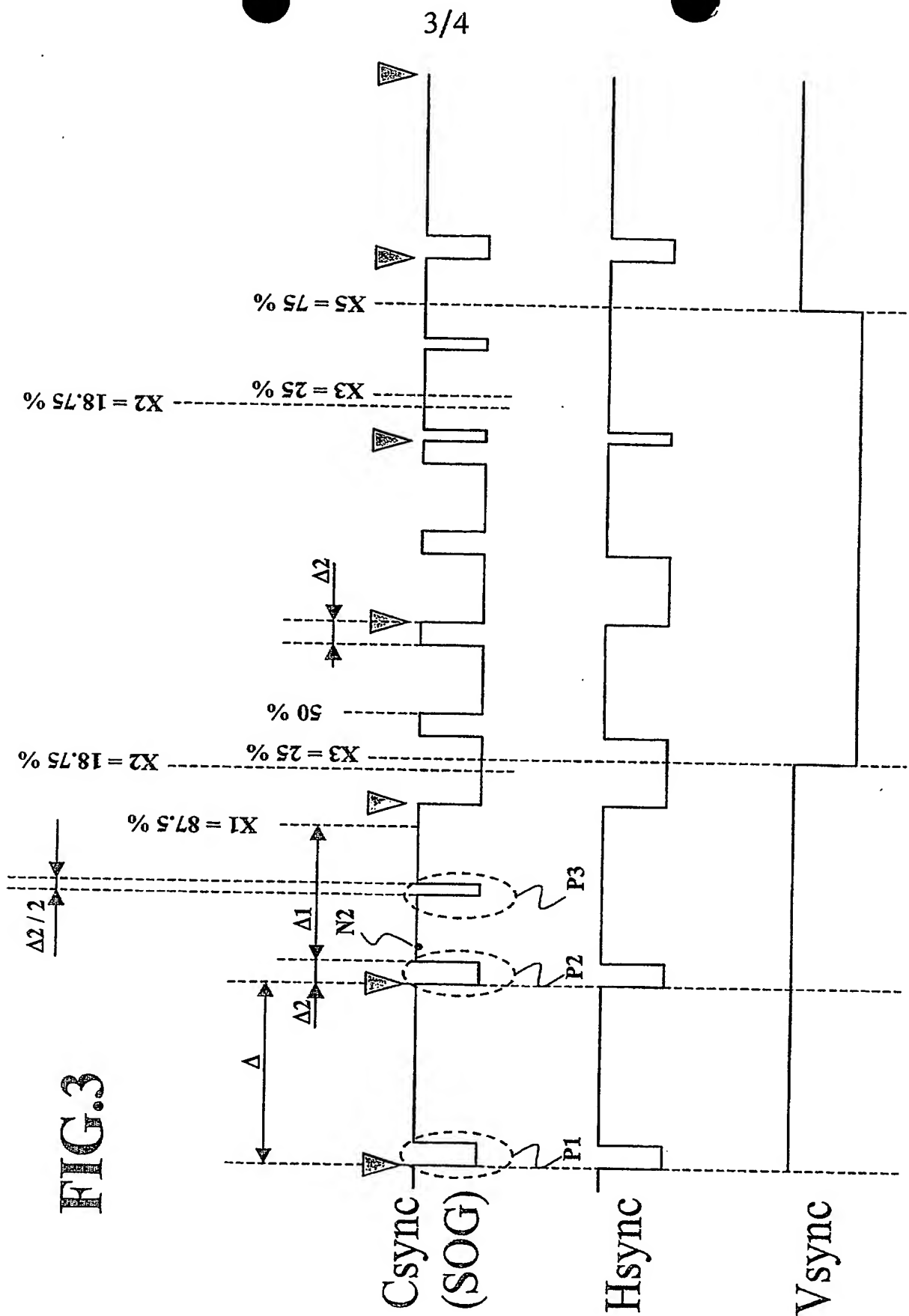


FIG.3



3/4

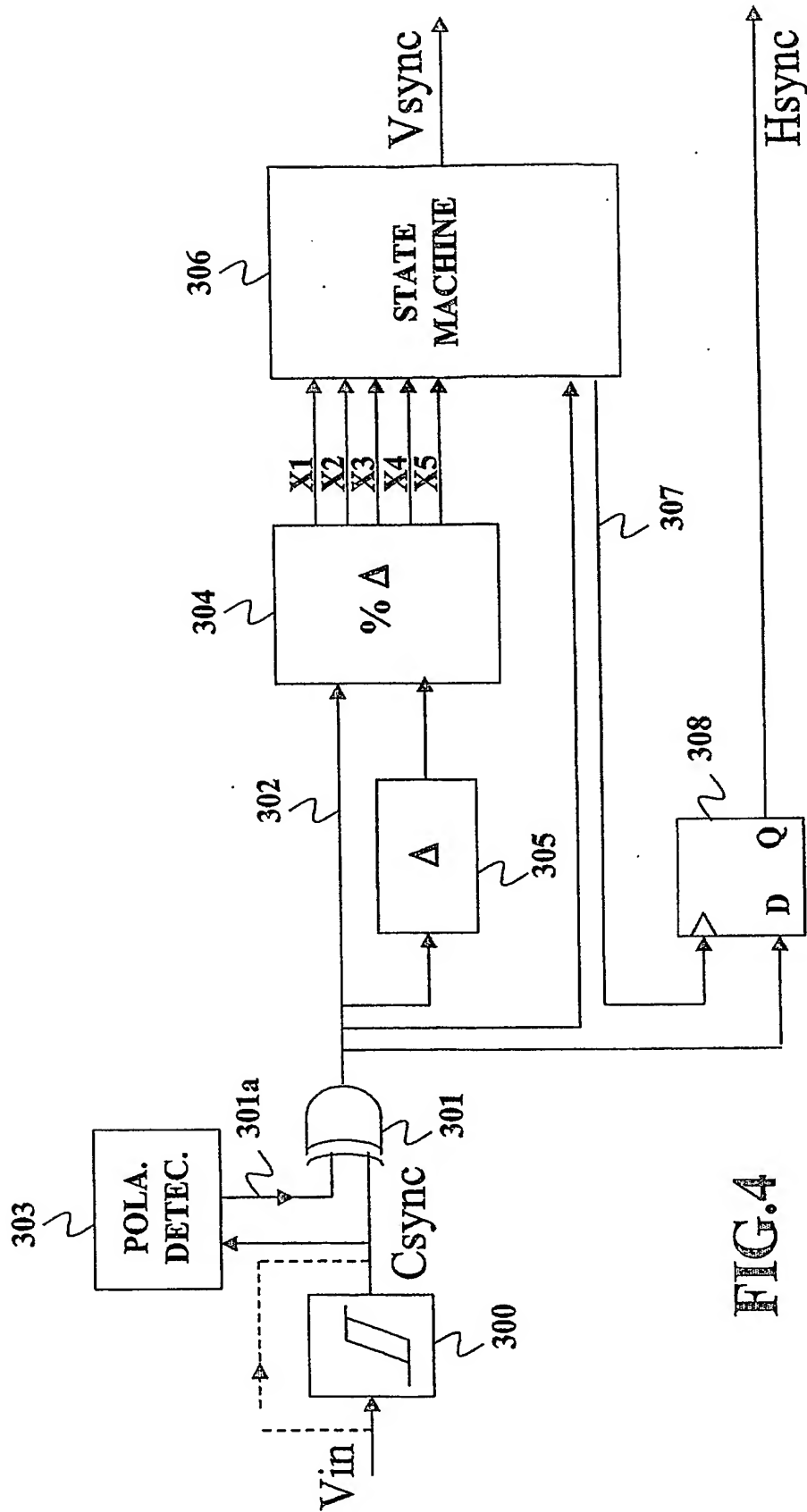


FIG. 4

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

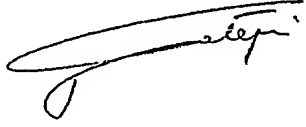
Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S) Page N° .../...

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W / 260899

Vos références pour ce dossier (facultatif)		PHFR020069	
N° D'ENREGISTREMENT NATIONAL		0208132	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) Procédé et circuit d'extraction de signaux de synchronisation dans un signal vidéo.			
LE(S) DEMANDEUR(S) : KONINKLIJKE PHILIPS ELECTRONICS N.V.			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		BELIN	
Prénoms		Philippe	
Adresse	Rue	156, Bd Haussmann	
	Code postal et ville	75008	PARIS
Société d'appartenance (facultatif)			
Nom		GUILLERM	
Prénoms		Nicolas	
Adresse	Rue	156, Bd Haussmann	
	Code postal et ville	75008	PARIS
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire) Philippe GATEPIN Mandataire SPID 422-5/S008			

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.